

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-189302
(P2001-189302A)

(43) 公開日 平成13年7月10日 (2001.7.10)

(7)

(51) Int.Cl. ⁷	識別記号	F I	テマコト ⁷ (参考)
H 01 L	21/3065	H 01 L 21/441	4 M 1 0' 4
	21/441	21/302	F 5 F 0 0 4
	21/768	21/90	K 5 F 0 3 3

審査請求 未請求 請求項の数19 ○ L (全 12 頁)

(21) 出願番号 特願平11-372006
(22) 出願日 平成11年12月28日 (1999.12.28)

(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 濑田 渉二
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
(72) 発明者 市之瀬 秀夫
神奈川県横浜市磯子区新杉田町8番地 株式会社東芝横浜事業所内
(74) 代理人 100097629
弁理士 竹村 勤

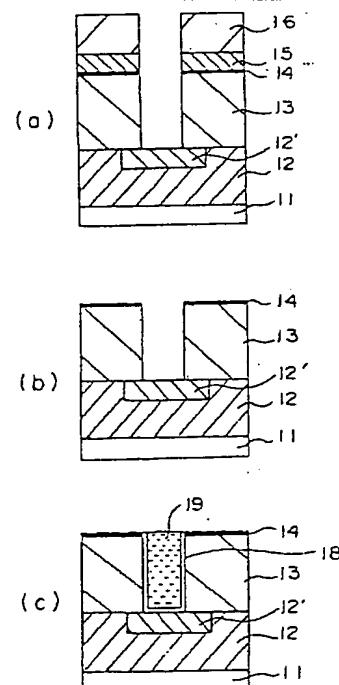
最終頁に続く

(54) 【発明の名称】 ドライエッチング方法及び半導体装置の製造方法

(57) 【要約】

【課題】 活性化された新規な組成の反応ガスを用いて被膜をドライエッチングする方法において、下地膜がアシングされずにこの上に形成された炭素原子を含む被膜をアシングする方法を提供する。

【解決手段】 炭素原子を含むガスあるいは炭素原子に酸素原子、窒素原子あるいは水素原子の少なくとも1つを含む反応ガス (O_2 / CO など) を用いて絶縁膜などの下地膜上に形成されたフォトトレジストなどの炭素原子を含む膜をアシングする。低誘電率化された絶縁膜 (LKD膜) 13上に反射防止膜15及びフォトトレジスト16を形成し、これをマスクにして絶縁膜13に配線12'に達するコンタクト孔を形成し、その後フォトトレジスト及び反射防止膜を上記ドライエッチング方法でアシングして除去する。下地の絶縁膜13がアシングされずにその上のフォトトレジスト16が効率良くアシングされる。



1

【特許請求の範囲】

【請求項1】 活性化された反応ガスを用いて被膜をドライエッチングする方法において、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて前記被膜上に形成された炭素原子を含む膜を除去することを特徴とするドライエッチング方法。

【請求項2】 前記被膜は、炭素原子を含む組成からなる膜、絶縁膜及び金属膜のいずれかから選択することを特徴とする請求項1に記載のドライエッチング方法。

【請求項3】 前記炭素原子を含む組成からなる膜は、炭素膜、有機シリコン酸化膜、有機膜から選択されることを特徴とする請求項2に記載のドライエッチング方法。

【請求項4】 前記絶縁膜は、無機膜又は有機シリコン化合物膜であることを特徴とする請求項2に記載のドライエッチング方法。

【請求項5】 前記無機膜は、シリコン酸化膜又はシリコン窒化膜であることを特徴とする請求項4に記載のドライエッチング方法。

【請求項6】 前記炭素原子を含む膜は、フォトレジスト又は塗布型有機反射防止膜であることを特徴とする請求項1乃至請求項5のいずれかに記載のドライエッチング方法。

【請求項7】 前記炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスのうち、炭素原子及び酸素原子を含むガスにおいて、炭素原子の比率が酸素原子の比率の1/3より大きいことを特徴とする請求項1乃至請求項6のいずれかに記載のドライエッチング方法。

【請求項8】 前記炭素原子及び酸素原子を含むガスは、酸素及び二酸化炭素からなるガス、酸素及び一酸化炭素からなるガス、一酸化炭素ガス及び二酸化炭素ガスの中から選択されたガスを用いることを特徴とする請求項7に記載のドライエッチング方法。

【請求項9】 前記ドライエッチング方法において、基板温度を150℃以下にすることを特徴とする請求項1乃至請求項8のいずれかに記載のドライエッチング方法。

【請求項10】 前記ドライエッチング方法において、反応圧力を400mTorr以下にすることを特徴とする請求項1乃至請求項9のいずれかに記載のドライエッチング方法。

【請求項11】 半導体基板上に絶縁膜、フォトレジストを順次積層する工程と、

前記フォトレジストを所定の形状にパターニングする工程と、

前記フォトレジストをマスクにして前記絶縁膜をエッチングすることによりコンタクトホール又は配線溝を形成する工程と、

炭素原子と、酸素原子、水素原子及び窒素原子の少なく

50

2

とも1つを含むガスを用いて前記フォトレジストをアッシングして除去する工程と、

前記コンタクトホール内又は配線溝内に金属配線層を堆積させて、その内部にコンタクト配線又は埋め込み配線を形成する工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項12】 前記絶縁膜は、無機膜、有機シリコン化合物膜及び炭素原子を含む低誘電率の絶縁膜の中から選択されることを特徴とする請求項11に記載の半導体装置の製造方法。

【請求項13】 前記無機膜は、シリコン酸化膜又はシリコン窒化膜であることを特徴とする請求項12に記載の半導体装置の製造方法。

【請求項14】 半導体基板上に形成された絶縁膜上に金属膜、フォトレジストを順次積層する工程と、前記フォトレジストを所定の形状にパターニングする工程と、

前記フォトレジストをマスクにして前記金属膜をエッチングすることにより配線を形成する工程と、

炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを反応ガスとして、前記フォトレジストをアッシングして除去する工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項15】 半導体基板上に絶縁膜、第1のフォトレジストを順次積層する工程と、前記第1のフォトレジストを所定の形状にパターニングする工程と、

前記第1のフォトレジストをマスクにして、前記絶縁膜をエッチングして第1の配線溝を形成する工程と、

炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて、前記第1のフォトレジストをアッシングして除去する工程と、

前記第1の配線溝内に炭素膜を埋め込む工程と、前記炭素膜を被覆するように前記絶縁膜上に第2のフォトレジストを積層する工程と、

前記第2のフォトレジストを所定の形状にパターニングする工程と、

前記第2のフォトレジストをマスクにして、前記炭素膜をエッチングして第2の配線溝を形成する工程と、

炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて、前記第2のフォトレジストをアッシングして除去する工程と、

前記第2の配線溝内に金属配線層を堆積させて、その内部に配線を埋め込む工程と、

前記配線及び前記炭素膜を被覆するように、前記層間絶縁膜上にポーラスシリコン酸化膜を形成する工程と、

前記炭素膜を加熱して前記第1の配線溝から除去し、前記配線の周囲を空洞にする工程とを備えたことを特徴とする半導体装置の製造方法。

【請求項16】 前記絶縁膜及び前記フォトレジストの

間には反射防止膜を介在させることを特徴とする請求項11、請求項14及び請求項15のいずれかに記載の半導体装置の製造方法。

【請求項17】前記炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスのうち、酸素原子及び炭素原子を含むガスは、酸素及び二酸化炭素からなるガス、酸素及び一酸化炭素からなるガス、一酸化炭素ガス及び二酸化炭素ガスの中から選択されたガスを使用することを特徴とする請求項11乃至請求項16のいずれかに記載の半導体装置の製造方法。

【請求項18】前記炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスのうち、酸素原子及び炭素原子を含むガスにおいて炭素原子の比率が酸素原子の比率の1/3より大きいことを特徴とする請求項11乃至請求項17のいずれかに記載の半導体装置の製造方法。

【請求項19】前記フォトレジストをアッシングして除去する工程において、基板温度を150°C以下にすることを特徴とする請求項11乃至請求項18のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、活性化された反応ガスを用いて絶縁膜上、金属膜上もしくは炭素原子を含む組成からなる膜上に形成された炭素原子を含む膜を除去するドライエッチング方法及びこのドライエッチング方法を使用した半導体装置の製造方法に関するものである。

【0002】

【従来の技術】半導体装置は、その高集積化に伴いさらなるパターンの微細化が要求されるようになってきている。さらに高速応答化のために配線抵抗や寄生抵抗の低減等が試みられている。半導体装置の微細化を進めるには、フォトレジストの解像度を改善する必要があり、今後の半導体装置の開発にはフォトレジストの薄膜化が有効である。また、フォトレジスト膜の直下には反射防止膜を形成し、フォトレジスト膜のバターニングを行っている。一方、半導体装置の高速化のために配線寄生容量の低下が要求され、層間絶縁膜の低誘電率化（これをLOW-k膜という）が検討されている。この低誘電率化された層間絶縁膜としては、シリク、フレア等、CF系のテフロンなどの有機系膜や、無機シリコン酸化膜等のポーラスで比較的脆い無機膜や無機膜中に炭素原子を含む有機成分を有する有機シリコン酸化膜があげられる。従来の酸化膜の比誘電率が約4であるのに対して、これらの絶縁膜は、比誘電率が3以下の値を有している。この層間絶縁膜上にフォトレジストをバターニングした後に配線溝やコンタクトホールのエッチング加工を行なった場合、その後の工程で配線材料等を埋め込む場合に備えてフォトレジストを剥離しておく必要がある。

【0003】従来のフォトレジスト剥離法では、ウェハ一温度を200°C以上の高温に上昇させて酸素ガスを主体とするプロセスガスを用いたダウンフローアッシングが用いられている。この方法ではフォトレジスト中の炭素・酸素・水素等の原子が活性ガス中の酸素原子と反応することによりレジスト剥離処理を実現していた。この時の反応生成物は、CO₂、CO、H₂O等であると考えられているが、十分な剥離速度を得るために、通常、半導体基板温度を200°C以上に上昇させて反応性を高める方法が用いられていた。

【0004】

【発明が解決しようとする課題】しかし、従来のフォトレジスト剥離法では、下地膜として炭素原子を含む組成からなる膜を有する構造の多層膜がある場合に、活性ガス中の酸素原子と反応して下地膜中の炭素原子を脱離させてしまう。このためフォトレジスト膜の下地膜がCF系のテフロン系有機膜（LOW-k膜）の場合には、フォトレジスト剥離時にその下地膜がエッチングされてしまい、寸法変換差が生じるという問題が発生している。

【0005】また、下地膜が無機膜に炭素原子を含有させた膜（有機シリコン酸化膜）の場合には、下地膜表面から炭素原子の脱離層が形成されてしまい、下地膜の比誘電率値が変化するという問題が生じている。また、この時、膜中の炭素原子が脱離した後の下地膜は、収縮するため寸法変換差が変化するだけでなく、応力がかかり、クラック発生の原因となるという問題も生じている。

【0006】さらに空中配線を形成するための工程として、下地膜がポーラスな絶縁膜中に炭素膜が埋め込まれている構造を有する場合には、炭素膜に配線溝及びコンタクトホール加工を行つた後、フォトレジスト剥離を行い、その後バリアメタル及び配線材料の埋め込み、CMP（Chemical Mechanical Polishing）を順次行う工程を有している。しかし、従来の方法ではこのフォトレジスト剥離の時点で下地膜中に埋め込まれた炭素膜がアッシングされてしまい、下地膜がけずれ、その結果寸法変換差が生じるという問題が発生している。本発明は、このような事情によりなされたものであり、活性化された新規な組成の反応ガスを用いて被膜をアッシングする方法において、下地となる膜がアッシングされずにこの下地膜上に形成された炭素原子を含む被膜をアッシングするドライエッチング方法及びこのドライエッチング方法を用いた半導体装置の製造方法を提供する。

【0006】

【課題を解決するための手段】本発明は、活性化された反応ガスを用いて被膜をドライエッチングする方法において、炭素原子と、酸素原子、窒素原子あるいは水素原子の少なくとも1つを含むガスを用いて少なくとも1層からなる絶縁膜上、金属膜上もしくは炭素原子を含む組成からなる膜上に形成された炭素原子を含む膜をアッシングすることを特徴としている。このようなガスを用い

ることにより、下地となる膜である被膜がアッシングされずにその上に形成された炭素原子を含む被膜を効率良くアッシング除去することができる。すなわち、本発明のドライエッチング方法は、活性化された反応ガスを用いて被膜をドライエッチングする方法において、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて前記被膜上に形成された炭素原子を含む膜を除去することを特徴としている。前記被膜は、炭素原子を含む組成からなる膜、絶縁膜又は金属膜のいずれかから選択されるようにしても良い。前記炭素原子を含む組成からなる膜は、炭素膜、有機シリコン酸化膜、有機膜から選択されるようにしても良い。前記絶縁膜は、無機膜又は有機シリコン化合物膜であるようにしても良い。

【0007】前記無機膜は、シリコン酸化膜又はシリコン窒化膜であるようにしても良い。前記炭素原子を含む膜は、フォトトレジスト又は塗布型有機反射防止膜であるようにしても良い。炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスのうち、炭素原子及び酸素原子を含むガスにおいて、炭素原子の比率が酸素原子の比率の1/3より大きいようにしても良い。前記炭素原子及び酸素原子を含むガスは、酸素及び二酸化炭素からなるガス、酸素及び一酸化炭素からなるガス、一酸化炭素ガス及び二酸化炭素ガスの中から選択されたガスを用いるようにしても良い。前記ドライエッチング方法において、基板温度を150°C以下にするようにしても良い。前記ドライエッチング方法において、反応圧力を400mTor以下にするようにしても良い。

【0008】本発明の半導体装置の製造方法は、半導体基板上に絶縁膜、フォトトレジストを順次積層する工程と、前記フォトトレジストを所定の形状にパターニングする工程と、前記フォトトレジストをマスクにして前記絶縁膜をエッチングすることによりコンタクトホール又は配線溝を形成する工程と、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて前記フォトトレジストをアッシングして除去する工程と、前記コンタクトホール内又は配線溝内に金属配線層を堆積させて、その内部にコンタクト配線又は埋め込み配線を形成する工程とを備えたことを特徴としている。前記絶縁膜は、無機膜、有機シリコン化合物膜及び炭素原子を含む低誘電率の絶縁膜の中から選択されるようにしても良い。前記無機膜は、シリコン酸化膜又はシリコン窒化膜であるようにしても良い。また、本発明の半導体装置の製造方法は、半導体基板上に形成された絶縁膜上に金属膜、フォトトレジストを順次積層する工程と、前記フォトトレジストを所定の形状にパターニングする工程と、前記フォトトレジストをマスクにして前記金属膜をエッチングすることにより配線を形成する工程と、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含

むガスを反応ガスとして、前記フォトトレジストをアッシングして除去する工程とを備えたことを特徴としている。

【0009】また、本発明の半導体装置の製造方法は、半導体基板上に絶縁膜、第1のフォトトレジストを順次積層する工程と、前記第1のフォトトレジストを所定の形状にパターニングする工程と、前記第1のフォトトレジストをマスクにして、前記絶縁膜をエッチングして第1の配線溝を形成する工程と、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて前記第1のフォトトレジストをアッシングして除去する工程と、前記第1の配線溝内に炭素膜を埋め込む工程と、前記炭素膜を被覆するように前記絶縁膜上に第2のフォトトレジストを積層する工程と、前記第2のフォトトレジストを所定の形状にパターニングする工程と、前記第2のフォトトレジストをマスクにして、前記炭素膜をエッチングして第2の配線溝を形成する工程と、炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスを用いて、前記第2のフォトトレジストをアッシングして除去する工程と、前記第2の配線溝内に金属配線層を堆積させて、その内部に配線を埋め込む工程と、前記配線及び前記炭素膜を被覆するように、前記層間絶縁膜上にポーラシリコン酸化膜を形成する工程と、前記炭素膜を加熱して前記第1の配線溝から除去して前記配線の周囲を空洞にする工程とを備えたことを特徴としている。前記絶縁膜及び前記フォトトレジストの間には反射防止膜を介在させるようにしても良い。前記炭素原子と、酸素原子、水素原子及び窒素原子の少なくとも1つを含むガスのうち、酸素原子及び炭素原子を含むガスは、酸素及び二酸化炭素からなるガス、酸素及び一酸化炭素ガスの中から選択されたガスを使用するようにしても良い。前記酸素原子及び炭素原子を含むガスにおいて炭素原子の比率が酸素原子の比率の1/3より大きいようにしても良い。前記フォトトレジストをアッシングして除去する工程において、基板温度を150°C以下にするようにしても良い。

【0010】

【発明の実施の形態】以下、図面を参照して発明の実施の形態を説明する。まず、図1乃至図6、図13及び図14を参照しながら第1の実施例を説明する。図1及び図2は、本発明のドライエッチング方法を適用した半導体装置の配線形成方法を説明する工程断面図、図3は、フォトトレジストのアッシング速度及び下地膜もしくは被エッチング膜の側壁膜厚変化量とCOを含むアッシングガス組成との関係を説明する特性図、図4は、フォトトレジストのアッシング速度及び下地膜もしくは被エッチング膜の側壁膜厚変化量とアッシング時の半導体基板の温度との関係を説明する特性図、図5は、フォトトレジストのアッシング速度及び下地膜の側壁膜厚変化量とアッシ

シング時の圧力との関係を説明する特性図、図6は、アッシング装置の概略断面図、図13は、フォトレジストのアッシング速度及び下地膜の側壁膜厚変化量とアッシングガス組成との関係を説明する特性図、図14は、フォトレジストのアッシング速度及び下地膜の側壁膜厚変化量とCO₂を含むアッシングガス組成との関係を説明する特性図である。

【0011】本発明は、前述した従来技術の問題を解決するもので、活性化された反応ガスを用いて被膜ドライエッチングする方法において、炭素原子と、酸素原子、窒素原子及び水素原子の少なくとも1つを含むガスを用いて絶縁膜上、金属膜上もしくは炭素原子を含む組成からなる膜上などの前記被膜上に形成されたフォトレジストなどの炭素原子を含む膜をアッシングする方法に関するものである。シリコン半導体等の半導体基板11上に層間絶縁膜として膜厚500nmの低誘電率化された絶縁膜（以下、これをLKD膜という）12を塗布形成する。このLKD膜12に、例えば、アルミニウムなどの金属配線12'を埋め込み形成する。このLKD膜12上に、層間絶縁膜として膜厚400nmのLKD膜13を塗布形成する。このLKD膜13は、無機系膜中に炭素原子が含まれている構造のベンゾシクロブテン（Benzocyclobutene (BCB)）、フロロポリマー（Fluoropolymer (Cytosp)）などの有機シリコン酸化膜からなるものである。

【0012】LKD膜にはこの他にポリシロキサン（Polysiloxane）、ハイドロゲンシルセスキオキサン（Hydrogen-silsesquioxane）などの無機シリコン酸化膜、ポリアリレンエーテル（Poly(Arylene)ether）、パリレン（Parylene）-AF4、ポリイミド（Polyimide）などのCF系膜などがある。この半導体基板（ウエハー）に酸素プラズマ処理を行い、酸化膜である表面改質層14を形成する。この上に膜厚60nmの反射防止膜15及び0.6μmのフォトレジスト16を塗布形成する。その後周知技術のリソグラフィー法によりフォトレジスト16をパターニングする（図1(a)）、そして、このパターニングされたフォトレジスト16をマスクにして反射防止膜を加工する（図1(b)）。その後、表面改質層14及びLKD膜13をC₄F₈/CO/O₂/Arからなるエッチングガスを用いてRIEエッチングを行い、深さ400nmでパターンの大きさは0.2μmのコンタクトホールを形成する。コンタクトホールは、底面にLKD膜12に埋め込まれた金属配線12'の表面が露出している（図2(a)）。

【0013】さらに、LKD膜13上に残ったフォトレジスト16及び反射防止膜15を剥離する（図2(b)）。その後、TiNバリアメタル層18を膜厚30nm程度表面改質層14上及びコンタクトホール内壁

上に成膜する。次に、アルミニウム（Al）膜19をスペッタリングにより700nmの膜厚分の成膜でコンタクトホール内に埋め込み、その後、LKD膜13の表面層が出るまでAl膜19をCMP（Chemical Mechanical Polishing）法により研磨する。そして、コンタクトホール内にコンタクト配線として用いられるアルミニウム膜19を形成する。アルミニウム膜19は、層間絶縁膜13上に後工程で形成されるアルミニウムなどからなる上層配線（図示しない）と金属配線（下層配線）12'を電気的に接続する（図2(c)）。なお、本発明に用いる金属配線は、アルミニウムに限らない。例えば、Al-Si-Cu、Al-Cu、W、WSi、Cu等を使用することが可能である。さらに、金属配線間を接続するコンタクト配線もこれらの材料を用いることができる。そして、これらの配線は互いに異なる材料を用いることができるし、同じ材料を用いることができる。これらの材料の選択は、半導体素子の特性などを考慮することにより任意に成し得るものである。実施例では、LKD膜は、塗布により成膜されているが、CVD法を用いても成膜することができる。また、この実施例ではコンタクトホールを加工しているが、本発明は、配線又は他のパターンなど他の加工にも用いることができる。

【0014】図6は、アッシング装置の概略断面図である。真空チャンバー1の内部にはシリコンウエハーなどの被処理物2を載置する載置台3が設けられている。この載置台3に対向して対向電極6'が設けられている。この載置台3は、温度調節機構を有しており、被処理物2の温度を制御できるようになっている。また、真空チャンバーの天壁には、ガス導入管4が接続されている。ガス導入管4から真空チャンバーにガスが導入され、排気口5の弁により圧力が調整される。圧力が安定を示した後載置台3下の高周波電極6から高周波を印可することにより真空チャンバー内にプラズマを発生させ、被処理物2をアッシングする。この実施例では図6のアッシング装置を用いているが、本発明は、他のプラズマ源を用いたアッシング装置を用いることもできる。また、プラズマアッシング装置以外にも他のアッシャー装置（例えば、ダウンフローアッシャー装置（マイクロ波を用いたアッシャー装置を含む）など）でも使用することができる。この実施例では、例えば、フォトレジストなどの炭素原子を含む膜の加工は、酸素原子及び炭素原子を含む新規な材料からなるガスを用いるプラズマプロセスで行なう。アッシング装置は、図6に示す平行平板型アッシング装置であり、アッシング条件は、O₂/CO=1.00/200ccm、100mTorr、500W、30°Cである。

【0015】図3は、縦軸がフォトレジストのアッシング速度(nm/分)（-○-）及びフォトレジストを300nmアッシングした時の下地膜であるLKD膜（-△-）、CF系膜（-□-）、C系膜の側壁変質層及び

変化膜厚 (nm) であり、横軸は、アッシングガスの CO 濃度 (モル%) ($CO / (O_2 + CO)$) である。図 3 に示すように、この条件でアッシングを行うと、炭素系膜は、アッシングガスの CO 濃度を約 67% 以上にするとサイドエッティング無しで寸法変換差を無くすことが出来る。この様に酸素原子及び炭素原子を含むプロセスガス中で、炭素原子の比率が酸素原子の比率の $1/3$ より高い領域で特にサイドエッティングの抑制効果が高い。さらに、150°C以下のプロセスにすることで、十分なフォトレジストのアッシング速度を保ちながらサイドエッティングを抑制することが出来る。また、400mTorr 以下のプロセスにすることにより、有効にサイドエッティングを抑制することができた。

【0016】図 13 は、図 3 のアッシングガスを変えたもので、フォトレジストのアッシング速度及び下地膜もしくは被膜の側壁膜厚変化量とアッシングガス組成との関係を説明する特性図である。縦軸は、フォトレジストのアッシング速度 (nm/分) (—○—) 及びフォトレジストを 300 nm アッシングした時の下地膜である LKD 膜 (—△—) 、CF 系膜 (—□—) 、C 系膜 (反射防止膜) (—◇—) の側壁変質層及び変化膜厚 (nm) であり、横軸は、O₂ ガス及び X ガスから構成されたアッシングガスの炭素 (C) 原子密度 (%) ($X / (O_2 + X) = 2/3$ の場合) である。図 13 の A 点は、X = 0 の場合 (従来例) であり、O₂ 単独である。B 点は、X = CO₂ の場合であり、C 点は、X = CO の場合である。本発明において、酸素ガスをアッシングガスの成分とする場合、その成分は、酸素ガス単独のみを意味するものでは無く、窒素ガス及び水素ガスの双方もしくはいずれか一方を含むことも可能である。

【0017】図 14 は、アッシングガスに酸素と二酸化炭素とから構成されたガスを用いた場合の特性図である。縦軸がフォトレジストのアッシング速度 (nm/分) (—○—) 及びフォトレジストを 300 nm アッシングした時の下地膜である LKD 膜 (—△—) 、CF 系膜 (—□—) 、C 系膜 (—◇—) の側壁変質層及び変化膜厚 (nm) であり、横軸は、アッシングガスの CO₂ 濃度 (モル%) ($CO_2 / (O_2 + CO_2)$) である。図 14 に示すように、この条件でアッシングを行うと、炭素系膜は、アッシングガスの CO₂ 濃度を約 75% 以上にするとサイドエッティング無しで寸法変換差を無くすことが出来る。この実施例では、O₂ + CO、O₂ + CO₂ などのアッシングガスを剥離プロセスで用いているが、他の有機膜を下地膜に用いることができる。さらに、LKD 膜 13 加工後のフォトレジスト剥離は、従来の方法では酸素ガスによるプラズマアッシングで行なっていたが、LDK 膜 13 の側壁から炭素原子が脱離してしまい変質層 (側壁炭素離脱層) が形成されるという問題があった。これは低圧の酸素アッシングでは酸素イオンと酸素ラジカルによるフォトレジストのイオンアシス

トエッティングが起きるが、等方的な酸素ラジカル成分がコンタクトホール内に進入し、このラジカルに触れる部分から炭素原子を脱離させることによるものである。また、膜中から炭素原子が抜けることによる寸法変換差の広がりもあった。

【0018】このため、この実施例では、フォトレジスト 16 及び反射防止膜 15 の剥離は、酸素原子及び炭素原子を含むガスを用いるプラズマプロセスで行なった。アッシング装置は、図 6 に示す平行平板型であり、アッシング条件は、O₂ / CO = 30 / 270 ccm、100 mTorr、500 W、30°C である。図 3 に示すように、この条件ではフォトレジストの剥離は進行するが、LKD 膜側壁からの炭素原子の脱離は無くすことが出来るため側壁変質層を形成することが極めて少なくすることが可能になる (図 2 (c))。この様に酸素原子及び炭素原子を含むプロセスガス中で、炭素原子の比率が酸素原子の比率の $1/3$ より高い領域で特に炭素原子の脱離の制御効果が高い。さらに、図 4 に示すようにプラズマアッシング法による 150°C以下のプロセスにすることで、十分なレジストアッシング速度を保ちながら下地膜である LKD 膜側壁の炭素脱離を抑制することが出来る。図 4 は、縦軸がフォトレジストのアッシング速度 (nm/分) (—○—) 及びフォトレジストを 300 nm アッシングした時の下地膜である LKD 膜 (—△—) の側壁変質層 (nm) であり、横軸は、半導体基板のエッティング温度 (°C) である。また、図 5 に示すように 400 mTorr 以下のプロセスにすることで、より有効に下地膜である LKD 膜側壁の炭素脱離を抑制できる。図 5 は、縦軸がフォトレジストのアッシング速度 (nm/分) (—○—) 及びフォトレジストを 300 nm アッシングした時の下地膜である LKD 膜 (—△—) の側壁変質層 (nm) であり、横軸は、アッシング時の圧力 (Torr) である。

【0019】以上、この実施例は、炭素原子を含むガスあるいは酸素原子及び炭素原子を含むガスを用いることにより、下地膜がエッティングされずにその上に形成された炭素原子を含む膜 (フォトレジスト) を効率良くドライエッティングすることができる。また、図 3 に示すように酸素ガスを用いず CO ガスのみでもこのような効果が得られることは明らかである。また、この実施例では、アッシングガスとして CO ガスを説明したが、本発明では、炭素原子を含むガスは、圧力、温度、パワー等を制御することにより以下の材料を用いることもできる。すなわち、CO₂、C₅H₁₂、C₅H₁₀、C₄H₁₀、C₄H₈、C₄H₆、C₃H₉N、C₃H₈、C₃H₆O、C₃H₆、C₃H₄、C₂N₂、C₂H₇N、C₂H₆O、C₂H₆、C₂H₄O、C₂H₄、C₂H₂、CO₂、CH₅N、CH₄S、CH₄、CHN 等があり、炭素原子に酸素原子、窒素原子あるいは水素原子の少なくとも 1 つを含むガスが用いられる。

【0020】次に、図7及び図8を参照して第2の実施例を説明する。図7及び図8は、本発明のドライエッチング方法を適用した半導体装置の配線形成方法を説明する工程断面図である。この実施例では、層間絶縁膜のLKD膜としてCF系膜20をCVD法により形成した場合について説明する。CF系膜は、塗布法を用いて形成しても良い。まず、シリコン半導体等の半導体基板11上に層間絶縁膜として膜厚500nmのLKD膜12を塗布形成する。次に、このLKD膜12に、例えば、アルミニウムなどの金属配線12'を埋め込み形成する。このLKD膜12上に、層間絶縁膜として膜厚400nmのLKD膜20を形成する。このLKD膜20は、CF系のCVD絶縁膜である。この時の成膜条件は、 $CF_4/O_2 = 200/50$ ccm, 1 Torr, 500W, 400°Cでマイクロ波放電により成膜する。この上に膜厚60nmの反射防止膜15及び0.6μmのフォトトレジスト16を塗布形成する。その後周知のリソグラフィー法によりフォトトレジスト16をパターニングする(図7(a))。

【0021】このパターニングされたフォトトレジスト16をマスクに反射防止膜15を加工する(図7(b))。そして、LKD膜20を $C_4F_8/CO/O_2/Ar$ 反応ガスを用いてRIEエッチングし、深さ400nmでパターンの大きさが0.2μmのコンタクトホールを形成する。コンタクトホールの底面には金属配線12'が露出している(図8(a))。さらにLKD膜20上に残ったレジスト16及び反射防止膜を第1の実施例と同じアッシング条件で O_2/CO を用いたプラズマプロセスにより剥離する(図8(b))。その後、TINバリアマスク層18を30nm程度成膜させ、アルミニウム(A1)膜19をスパッタリング法により700nm程度の膜厚分の成膜によりコンタクトホール内を埋め込む。その後、LKD膜表面が出るまでA1膜19をCMP法により研磨する。この結果コンタクトホールの中にA1膜19のコンタクト配線が形成される。このコンタクト配線は、上層配線(図示しない)と金属配線(下層配線)12'を電気的に接続する(図8(c))。

【0022】ここでCF系膜のLKD膜20加工後のフォトトレジスト剥離は、従来の方法では酸素ガスによるプラズマアッシングで行なっていたが、この方法によるとCF系膜のLKD膜20の上部がエッチングされると共に側壁がサイドエッチングされてしまい寸法変換差が生じるという問題があった。これは低圧の酸素RIEでは酸素イオンと酸素ラジカルによるフォトトレジストのイオンアシストエッチングが起きるが、等方的な酸素ラジカル成分がコンタクトホール内に侵入し、このラジカル系ガスにふれる部分からCF系膜の層間絶縁膜20のエッチングが進行するためであり、さらにイオンは角度分布を持つため側壁でもイオンアシストエッチングが起きて

いるためである。以上、この実施例は、炭素原子を含むガスあるいは酸素原子及び炭素原子を含むガスを用いることにより、下地膜となる絶縁膜がエッチングされずにその上に形成された反射防止膜及び炭素原子を含む膜(フォトレジスト)を効率良くアッシングすることができる。図3に示すように酸素ガスを用いなくてもCOガスのみでもこのような効果が得られる。この実施例ではCF系膜を用いているが、他の有機膜を用いることもできる。

【0023】また、この実施例ではアッシングガスとしてCOガスを用いたが、炭素原子を含むガスは、圧力、温度、パワー等を制御することにより以下の材料を用いることもできる。すなわち、 CO_2 、 C_6H_{12} 、 C_5H_{10} 、 C_4H_{10} 、 C_4H_8 、 C_4H_6 、 C_3H_9N 、 C_3H_8 、 C_3H_6O 、 C_3H_6 、 C_3H_4 、 C_2N_2 、 C_2H_7N 、 C_2H_6O 、 C_2H_6 、 C_2H_4O 、 C_2H_4 、 C_2H_2 、 CO_2 、 CH_5N 、 CH_4S 、 CH_4 、 CHN 等があり、炭素原子に酸素原子、窒素原子あるいは水素原子の少なくとも1つを含むガスが用いられる。

なお、金属配線は、アルミニウムに限らない。例えば、 $Al-Si-Cu$ 、 $Al-Cu$ 、 W 、 WSi 、 Cu 等を使用することが可能である。また、実施例にしめしたコンタクトホールに限らず、配線溝あるいは他のパターンにおいても同様な傾向が得られる。

【0024】次に、図9乃至図12を参照して第3の実施例を説明する。図9乃至図12は、本発明のドライエッチング方法を適用した半導体装置の配線形成方法を説明する工程断面図である。この実施例では、層間絶縁膜のLKD膜としてポーラスで脆い無機系膜を用いる。すなわち、下地膜に空中配線を形成するためのポーラスな絶縁膜中に炭素系膜が埋め込まれている構造を有する配線構造を説明する。半導体基板11上に形成された膜厚500nmのシリコン窒化膜21に、ポーラスシリコン酸化膜22をCVD法により形成する。この上に膜厚60nmの反射防止膜15及び0.6μmのフォトトレジスト16を塗布形成する。その後周知のリソグラフィー法によりフォトトレジスト16をパターニングする(図9(a))。このパターニングされたフォトトレジストをマスクにして反射防止膜15を加工する(図9(b))。

そして、ポーラスシリコン酸化膜22をシリコン窒化膜21をエッチングストッパーにして $C_4F_8/CO/O_2/Ar$ ガスを用いてRIEエッチングを行い、深さ400nm、パターンの大きさが0.3μm角の配線溝を0.3μm間隔で形成する(図10(a))。

【0025】さらに、ポーラスシリコン酸化膜22上に残ったフォトトレジスト16及び反射防止膜15を酸素ダウントローリングにより剥離する(図10(b))。その後、膜厚700nmの炭素膜23をスパッタリングにより形成し、これをポーラスシリコン酸化膜22に形成された溝に埋め込む。この炭素膜は、フォ

トレジストや反射防止膜と比較して非常に強固な膜であり、炭素濃度も2～3倍程度ある膜である。この実施例ではCVD法を用いているが、塗布法を用いることもできる。その後CMP方法によりポーラスシリコン酸化膜22の表面まで炭素膜23をCMP法で研磨する(図10(c))。このポーラスシリコン膜22及び炭素膜23の上に、膜厚60nmの反射防止膜15及び0.6μmのフォトレジスト16を塗布形成する。その後周知のリソグラフィー法によりフォトレジスト16をパターニングする(図11(a))。フォトレジスト16をマスクに反射防止膜加工後下地に炭素膜23に対し、C₄F₈/CO/O₂/Arガスを用いてRIEエッティングを行い、深さ500nm、パターンの大きさが0.2μmの配線溝23'を形成する(図11(b))。さらにポーラスシリコン酸化膜22上に残ったフォトレジスト16及び反射防止膜15をアッティングプロセスにより剥離する(図11(c))。

【0026】その後、配線溝23'の内壁上にTiNバリアメタル層18を30nm程度成膜させ、続いてアルミニウム(A1)膜19をスパッタリングにより700nmの膜厚分の成膜により配線溝23'内に埋め込み、その後にポーラスシリコン酸化膜22表面が出るまでA1膜19をCMP法により研磨する。この結果、コンタクト配線として用いられるA1膜19が炭素膜23に埋め込み形成される(図12(a))。その後、膜厚100nmのポーラスシリコン酸化膜22'を、例えば、CVD法により形成し、炭素膜23に埋め込まれたA1膜19を被覆する(図12(b))。その後、酸素ダウンフローアッティングにより下地膜であるポーラスシリコン酸化膜22中の炭素膜23をエッティングし、ポーラスシリコン酸化膜22'に被覆され、ポーラスシリコン酸化膜22の炭素膜23が埋め込まれていた溝に配置されたA1膜19からなる空中配線が形成される。炭素膜23をアッティングすると、炭素が炭酸ガスとなってポーラスシリコン酸化膜22、22'のポーラスな部分から外部に散逸してTiNバリアメタル層18及びA1膜19の周囲は、空洞になる。この実施例で説明した半導体装置では、このような配線溝が複数形成され、層間絶縁膜の低誘電率化を一層進めることがある(図12(c))。

【0027】ここで上記した炭素膜23に配線溝23'を形成した後にポーラスシリコン酸化膜22上に残っていたフォトレジスト16及び反射防止膜15をプラズマプロセスにより剥離するプロセスにおいて、従来の方法では、下地膜のポーラスシリコン酸化膜22中に形成された炭素膜23がエッティングされてしまうという問題があった。これはポーラスシリコン酸化膜22は酸化ラジカルを自由に透過させることができるのであり、この結果寸法変換差が生じるという問題が発生していた。このため本実施例では、配線溝を形成後にポーラスシリコン酸化膜22上に残ったフォトレジスト16及び反射防

止膜15をプラズマプロセスにより剥離するプロセスは、炭素原子を含むガスもしくは酸素原子及び炭素原子を含むガスを用いるプラズマプロセスで行うことには特徴がある。アッティング装置は図6に示す平行平板型装置であり、アッティング条件は、O₂/CO=100/200ccm、100mTorr、500W、30℃である。この条件ではフォトレジスト16の剥離は進行するが、炭素膜23のエッティングは抑制できるため、寸法変換差を無くすことができる。

【0028】この様に炭素原子を含むガスもしくは酸素原子及び炭素原子を含むプロセスガス中で炭素原子の比率が酸素原子の比率の1/3より高い領域で特にサイドエッティングの抑制効果が高い。さらにRIE法による150℃以下のプロセスにすることで、十分なレジストエッティング速度を保ちながらサイドエッティングを抑制することができた。また400mTorr以下のプロセスにすることで、より有効にサイドエッティングを抑制することが可能になった。なお、金属配線は、アルミニウムに限らない。例えば、Al-Si-Cu、Al-Cu、W、WSi、Cu等を使用することが可能である。また、この実施例ではアッティングガスとしてCOガスを用いたが、炭素原子を含むガスは、圧力、温度、パワー等を制御することにより以下の材料を用いることもできる。

【0029】すなわち、CO₂、C₅H₁₂、C₅H₁₀、C₄H₁₀、C₄H₈、C₄H₆、C₃H₉N、C₃H₈、C₃H₆O、C₃H₆、C₃H₄、C₂N₂、C₂H₇N、C₂H₆O、C₂H₆、C₂H₄O、C₂H₄、C₂H₂、CO₂、CH₅N、CH₄S、C₄H₄、C₆H₆等があり、炭素原子に酸素原子、窒素原子あるいは水素原子の少なくとも1つを含むガスが用いられる。この実施例では配線溝について説明しているが、この他にコンタクトホールや他のパターンでも同様な傾向が得られる。また、本発明では炭素系の膜に関わる工程に関して記述したが、炭素系の膜の存在に関わりなく、絶縁膜及び金属膜上のレジスト剥離の場合にも適用できる。また、プラズマプロセスには平行平板型アッティング装置を用いたが、他のタイプのプラズマアッティング装置でも構わない。また、例えば、圧力、温度、パワーを制御することによりダウンフローアッシャー装置を用いても良い。その他、本発明の要旨を逸脱しない範囲で種々変形して実施できる。

【0030】

【発明の効果】炭素原子と、酸素原子、窒素原子及び水素原子の少なくとも1つ含むガスを用いたアッティングプロセスで絶縁膜上、金属膜上もしくは炭素原子を含む組成からなる膜を有する構造の多層膜上のフォトレジスト剥離工程を行うことにより、多層膜中の炭素原子の脱離やサイドエッティングをなくすことができる。

【図面の簡単な説明】

15

【図1】本発明の層間絶縁膜にLKD膜（無機膜中に炭素原子を含むもの（有機シリコン酸化膜））を用いた場合の半導体装置の製造工程を示す工程断面図。

【図2】本発明の層間絶縁膜にLKD膜（無機膜中に炭素原子を含むもの（有機シリコン酸化膜））を用いた場合の半導体装置の製造工程を示す工程断面図。

【図3】一酸化炭素を含むアッシングガスのガス組成比に対するフォトレジストアッシング速度及びアッシング時の下地膜もしくは被膜の側壁変質層及び変化膜厚との関係を示す特性図。

【図4】アッシングガスに酸素及び一酸化炭素を用いた場合の基板温度に対するフォトレジストアッシング速度及びアッシング時の下地膜もしくは被膜の側壁炭素原子脱離層膜厚との関係を示す特性図。

【図5】アッシングガスに酸素及び一酸化炭素を用いた場合のガス圧に対するフォトレジストアッシング速度及びアッシング時の下地膜もしくは被膜の側壁炭素原子脱離層膜厚との関係を示す特性図。

【図6】本発明の方法を実施するアッシング装置の概略断面図。

【図7】本発明の層間絶縁膜にLKD膜（CF系膜）を用いた場合の半導体装置の製造工程を示す工程断面図。

【図8】本発明の層間絶縁膜にLKD膜（CF系膜）を用いた場合の半導体装置の製造工程を示す工程断面図。

【図9】本発明の空中配線を形成する場合の半導体装置の製造工程を示す断面図。

* 【図10】本発明の空中配線を形成する場合の半導体装置の製造工程を示す断面図。

【図11】本発明の空中配線を形成する場合の半導体装置の製造工程を示す断面図。

【図12】本発明の空中配線を形成する場合の半導体装置の製造工程を示す断面図。

【図13】アッシングガスの炭素原子密度に対するフォトレジストアッシング速度及び下地膜もしくは被膜の側壁変質層及び変化膜厚との関係を示す特性図。

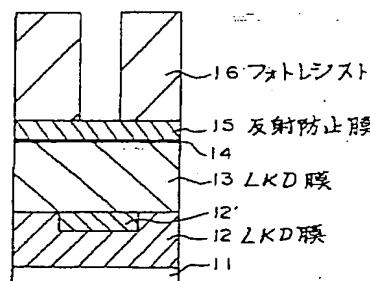
【図14】二酸化炭素を含むアッシングガスのガス組成比に対するフォトレジストアッシング速度及びアッシング時の下地膜もしくは被膜の側壁変質層及び変化膜厚との関係を示す特性図。

【符号の説明】

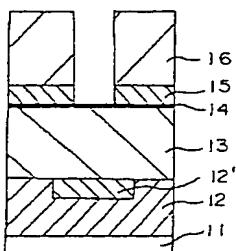
1 …… 真空チャンバー、 2 …… 被処理物、
 3 …… 載置台、 4 …… ガス導入管、 5 …… 排
 気口、 6 …… 高周波電極、 6' …… 対向電極、
 11 …… 半導体基板、 12 …… LKD膜、
 12' …… 金属配線、 13 …… LKD膜（無機膜中
 20 に炭素原子を含むもの）、 14 …… 表面改質膜、
 15 …… 反射防止膜、 16 …… フォトレジスト、
 18 …… TiNバリアメタル、 19 …… Alバリ
 アメタル、 20 …… LKD膜（CF系膜）、 21
 …… シリコン窒化膜、 22, 22' …… ポーラスシ
 リコン酸化膜、 23 …… 炭素膜、 23' …… 配線
 溝。

【図1】

(a)

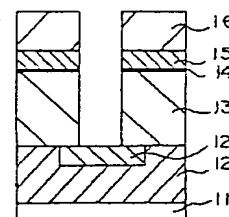


(b)

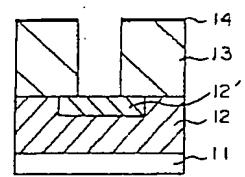


【図2】

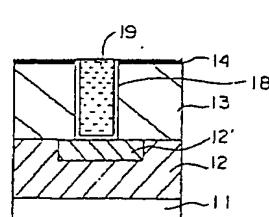
(a)



(b)

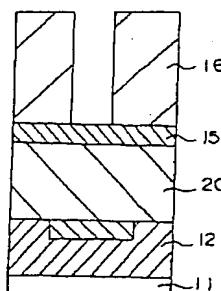


(c)

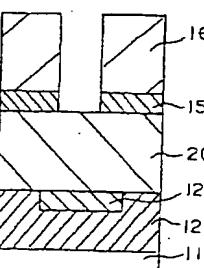


【図7】

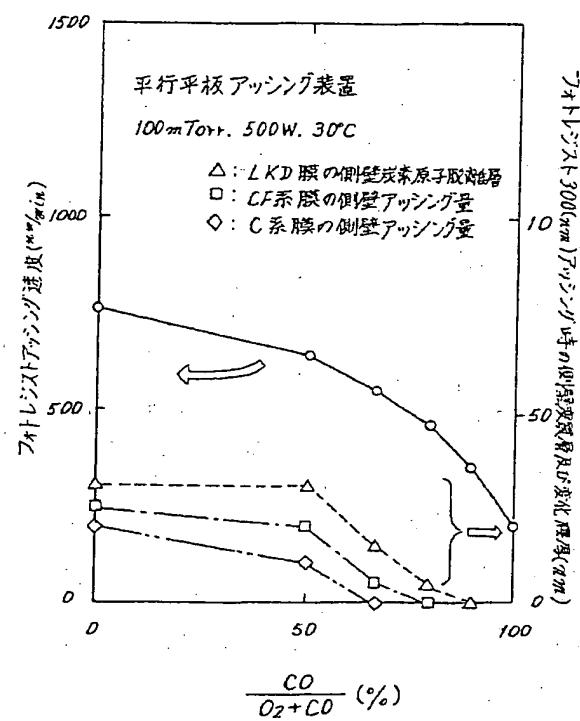
(a)



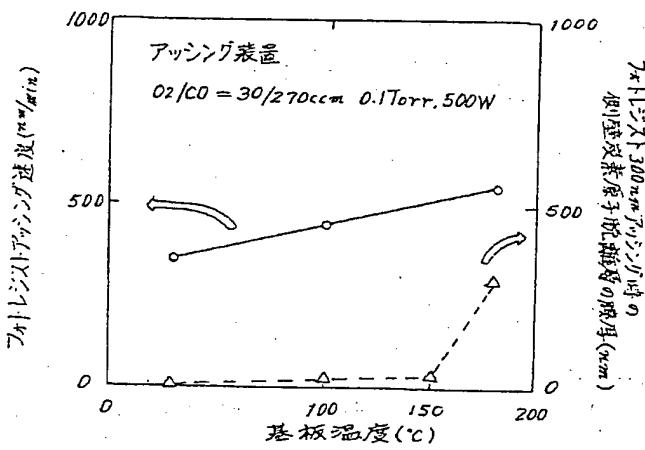
(b)



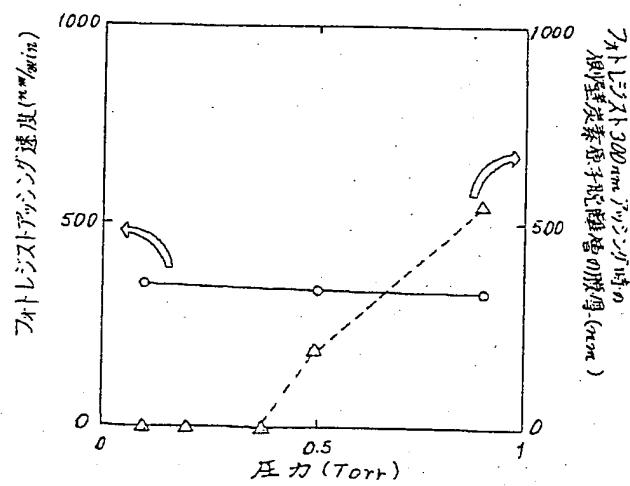
【図3】



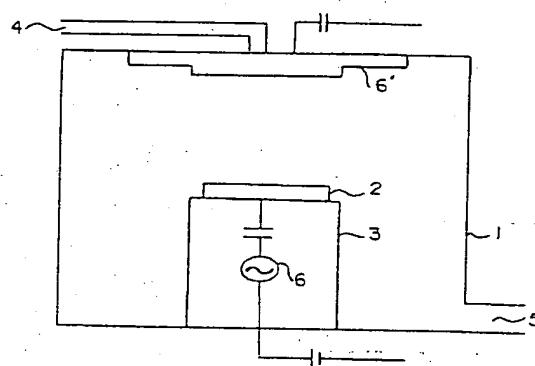
【図4】



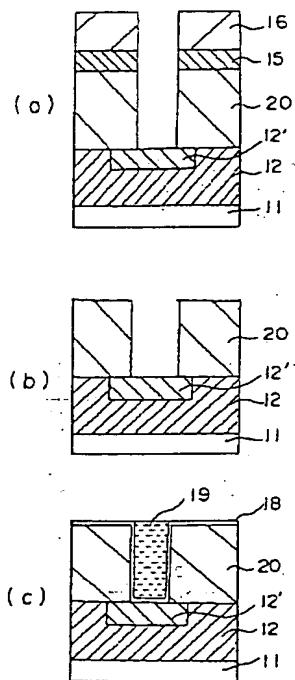
【図5】



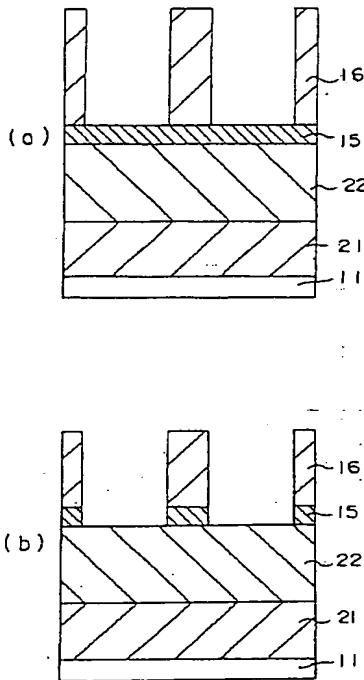
【図6】



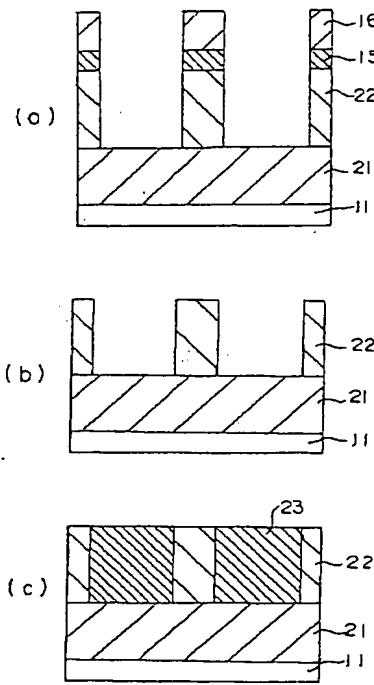
【図8】



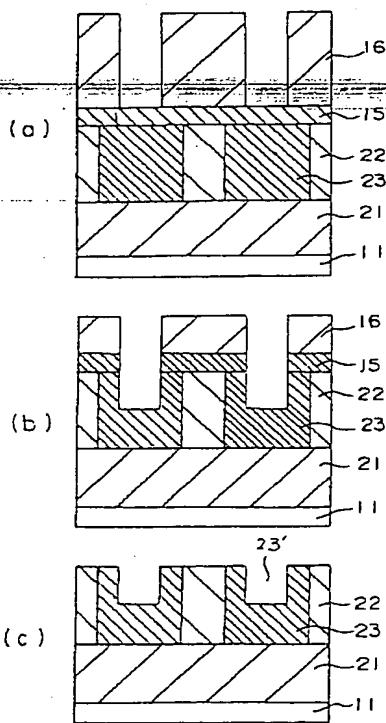
【図9】



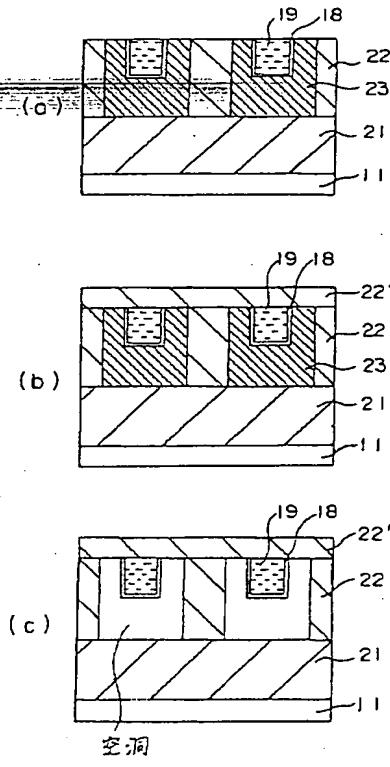
【図10】



【図11】

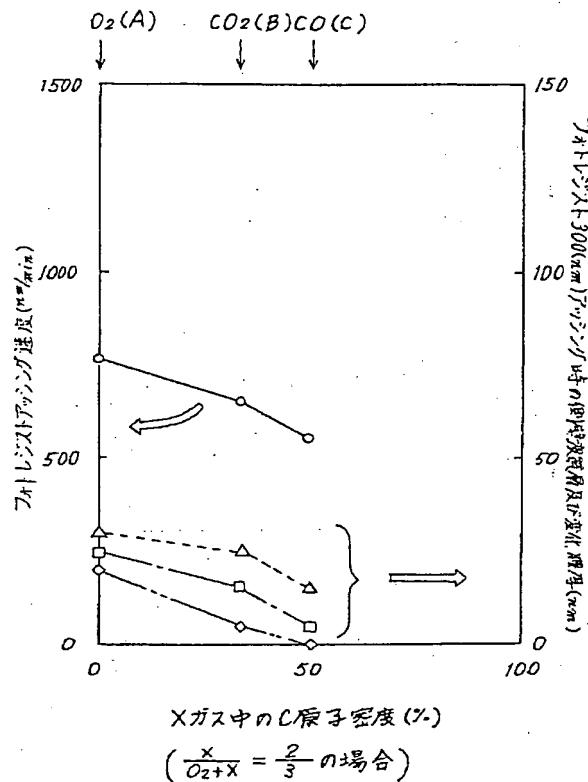


【図12】

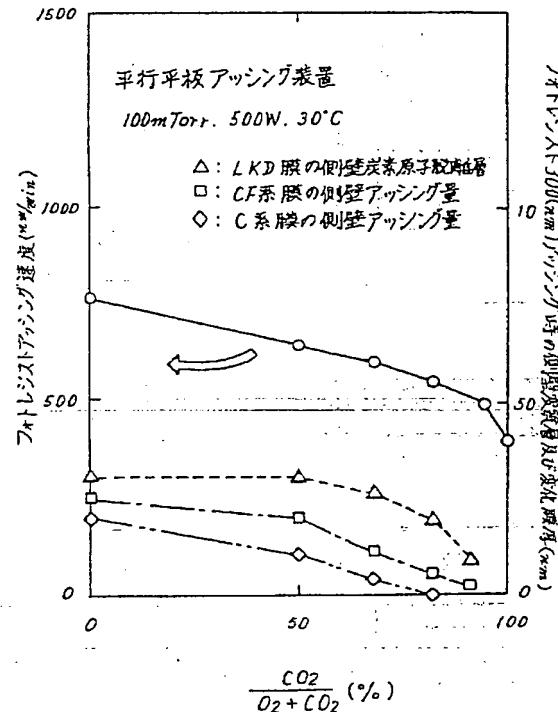


空洞

【図13】



【図14】



フロントページの続き

F ターム(参考) 4M104 BB30 CC01 DD08 DD16 DD17
 DD20 DD37 EE14 EE18 FF18
 FF22 HH14
 5F004 AA02 BA04 BB26 CA02 CA03
 CA04 DA01 DA23 DA26 DB26
 EB01 EB02
 5F033 HH08 HH09 HH19 HH28 HH33
 JJ08 JJ09 JJ11 JJ19 JJ28
 JJ33 KK08 KK09 KK11 KK19
 KK28 PP15 QQ09 QQ10 QQ13
 QQ15 QQ25 QQ37 QQ48 RR04
 RR06 RR09 RR22 RR24 RR25
 SS11 SS21 WW03 WW05

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)